

Patent Laid-Open Gazette

(51) IPC Code: H01L 21/027

(11) Publication No.: P1999-0065144

(21) Application No.: 10-1998-0000273

(43) Publication Date: 5 August 1999

(22) Application Date: 8 January 1998

(71) Applicant:

Samsung Electronics Co., Ltd.

416 Maetan-dong, Youngtong-gu, Suwon-City, Kyunggi-do, Korea

(72) Inventor:

KIM, YONG BUM

(54) Title of the Invention:

Method of Manufacturing Transparency-Adjusting Mask of Semiconductor Device

Abstract:

Provided is a method of manufacturing a transparency-adjusting mask of a semiconductor device, which is characterized by depositing photoresist on a portion of the rear surface of a mask substrate that needs to be transparency-adjusted. The method involves: (a) forming a first light shield pattern to expose a mask substrate on which an area that does not need to be transparency-adjusted and an area that needs to be transparency-adjusted are formed together; and (b) forming a second light shield pattern on only a portion of the rear surface of the mask substrate corresponding to the area that needs to be transparency-adjusted. Accordingly, it is possible to easily manufacture the transparency-adjusting mask and to preventing unnecessary particles from being generated by preventing impurities attached on the inner walls of a chamber from infiltrating into the mask substrate. In addition, it is possible to easily and uniformly adjust the thickness of the second light shield pattern by forming it of photoresist in a spin coating method.

특 1999-0065144

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.°
H01L 21/027

(11) 공개번호 특 1999-0065144
(43) 공개일자 1999년 08월 05일

(21) 출원번호	10-1998-0000273
(22) 출원일자	1998년 01월 08일
(71) 출원인	삼성전자 주식회사 윤종용 경기도 수원시 팔달구 매단3동 416
(72) 발명자	김용범
(74) 대리인	서울특별시 서초구 방배1동 169-24 파크빌라 나동 307호 권선흠, 노민식, 미영필

설사경구 : 없음**(54) 반도체 소자의 투과율 조절 마스크 제조 방법****요약**

투과율 조절이 필요한 영역의 마스크 기판의 배면에 포토레지스트를 도포하여 투과율을 조절하는 투과율 조절 마스크의 제조 방법에 관하여 개시한다. (a) 투과율 조절이 필요한 영역과 투과율 조절이 필요하지 않은 영역이 동일 마스크 기판 상에 형성되는데, 두 영역의 마스크 기판을 노출하는 제1 차광막 패턴을 형성한다. 이어서, (b) 제1 차광막 패턴에 의하여 노출된 투과율 조절이 필요한 영역의 마스크 기판의 배면 상에만 잔존하는 불록한 양성 패턴인 제2 차광막 패턴을 형성한다. 이로써, 투과율 조절이 가능한 포토마스크를 용이하게 형성할 수 있으며, 공정 첨부 내벽에 부착되어 있던 불순물이 마스크 기판으로 침투하여 파티클이 발생되는 것을 방지할 수 있다. 또한, 포토레지스트를 이용하여 제2 차광막 패턴을 용이하게 형성할 수 있으며, 스피н 코팅 방법에 의하여 형성하므로써 그 두께를 용이하게 조절할 수 있으며, 또한 그 두께를 균일하게 형성할 수 있는 장점이 있다.

고표도

도 7

영세서**도면의 간접적 설명**

도 1 내지 도 3은 증래의 투과율 조절 마스크를 제조하는 방법을 설명하기 위한 단면도들이다.

도 4 내지 도 7은 본 발명에 따른 투과율 조절 마스크를 제조하는 방법을 설명하기 위한 단면도들이다.

발명의 실세계 설명**발명의 목적****발명이 속하는 기술 및 그 분야의 종래기술**

본 발명은 반도체 장치를 제조하기 위하여 이용되는 투과율 조절 마스크의 제조 방법에 관한 것으로서, 상세하게는 투과율 조절이 필요한 영역의 마스크 기판의 배면에 포토레지스트를 도포하여 투과율을 조절하는 투과율 조절 마스크의 제조 방법에 관한 것이다.

반도체 장치의 각종 패턴은 사진 식각 공정을 진행하여 형성하는 것이 일반적이다. 반도체 기판 상에 패턴을 형성하는 동일한 원리를 적용하여 사진 식각 공정에서 이용되는 사진 공정의 마스크 기판을 형성한다.

반도체 장치가 고집전화됨에 따라, 반도체 장치는 다층 구조를 갖게 되며, 반도체 기판 상에 다층 구조의 물질층이 적층되며 있는 경우, 사진 공정에 이용되는 광원 개발의 한계와 마스크 또는 레티클의 임계선풋상의 한계 및 적층된 물질층의 단차 등의 여러 문제로 인하여 반도체 장치의 미세 패턴을 용이하게 형성할 수 없는 문제가 발생하고 있다.

특히, 반도체 기판 상의 토플로지(topology)로 인하여 사진 식각 공정 시, 미세한 패턴의 패턴들간에 브리징(bridging)이나 노칭(notching) 등의 현상이 발생되는 데, 이러한 문제를 해결하기 위하여 포토마스크 상에 투과율 조절이 가능한 차광막 패턴을 형성하는 투과율 조절 마스크(transmittance controlled mask)가 제안되고 있다.

이하 증래의 투과율 조절 마스크의 제조 방법에 관하여 첨부도면을 참조하여 설명하고 그 문제점을 살펴보기로 한다.

첨부도면 도 1 내지 도 3은 증례의 투과율 조절 마스크를 제조하는 방법을 설명하기 위한 단면도들이다.

도 1을 참조하면, 마스크 기판(10) 상에 제1 차광률질층을 도포하여 제1 차광률질층을 형성한 후, 상기 제1 차광률질층을 패터닝하여 투과율 조절이 필요하지 않은 영역(W1)과 투과율 조절이 필요한 영역(W2)을 노출하는 제1 차광막 패턴(12)을 형성한다. 이어서, 상기 제1 차광막 패턴(12)을 감싸는 포토레지스트를 도포한 후, 상기 투과율 조절이 필요한 영역(W2)을 노출하는 포토레지스트 패턴(14)을 형성한다.

도 2를 참조하면, 상기 도 1의 결과를 기판 전면에 제2 차광률질층(16)을 도포하여 제2 차광률질층(16)을 도포한다. 상기 제2 차광률질층(16)은 투과율 조절이 필요한 영역(W2)에서는 노출된 마스크 기판(10) 상부에 도포되며, 그 외의 영역에서는 포토레지스트 패턴(14) 상부에 도포된다.

도 3을 참조하면, 상기 도 2의 결과를 기판 상의 제2 차광률질층(16) 및 포토레지스트 패턴(14)을 순차로 제거한다. 이때, 투과율 조절이 필요한 영역(W2)의 노출된 마스크 기판(10) 상부에 도포된 제2 차광률질층(도 2의 16)은 제거되지 않고 그대로 남아 있어 제2 차광막 패턴(16a)을 형성한다. 이때, 제2 차광률질층(16a)을 형성하기 위한 제2 차광률질층(도 2의 16)은 스퍼터링 방법으로 크롬을 증착하여 형성된다. 이상 도 1 내지 도 3에 걸쳐 설명된 증례의 투과율 조절 마스크 제조 방법은 다음과 같은 문제점을 갖는다.

첫째, 마스크 기판에 형성된 제2 차광막 패턴(16a)이 균일한 두께로 형성하는 것이 곤란하다. 즉, 제2 차광막 패턴(16a) 두께의 균일도(uniformity)가 좋지 않다.

둘째, 차광률질층(도 2의 16)을 형성하기 위한 스퍼터링 공정시, 공정 험버 내벽에 붙어 있던 차광률질, 예컨대 크롬이 마스크 기판 상의 일의의 영역으로 떨어져 마스크 기판에 파티클을 발생시킬 수 있다.

셋째, 상기 스퍼터링 공정이 복잡하며, 이를 위한 공정 시간이 장시간 소요되는 문제점이 있다.

발명이 이루고자 하는 기술적 목적

본 발명은 반도체 기판 상에 미세 패턴을 형성하기 위하여 사용되는 사전 식각 마스크인 포토마스크 상에 투과율 조절이 필요한 영역의 마스크 기판 배면에 포토레지스트로 차광막 패턴을 용이하고 경제적으로 도포할 수 있는 반도체 소자의 투과율 조절 마스크 제조 방법을 제공함을 목적으로 한다.

발명의 구성 및 작용

전술한 본 발명이 이루고자 하는 기술적 과제를 달성하기 위한 반도체 소자의 투과율 조절 마스크는 다음의 단계를 포함하여 진행하는 것을 특징으로 한다.

(a) 투과율 조절이 필요한 영역과 투과율 조절이 필요하지 않은 영역이 동일 마스크 기판 상에 형성되는 데, 상기 두 영역의 마스크 기판을 노출하는 제1 차광막 패턴을 형성한다. 이어서, (b) 상기 제1 차광막 패턴에 의하여 노출된 투과율 조절이 필요한 영역의 마스크 기판의 배면 상에만 잔존하는 양성 패턴의 제2 차광막 패턴을 형성한다.

이때, 상기 제1 차광막 패턴은 크롬으로 형성하며, 상기 제2 차광막 패턴은 포토레지스트로 형성하는 것이 바람직하다. 상기 포토레지스트로 이루어진 제2 차광막 패턴은 먼저 포토레지스트를 마스크 기판 배면에 스판 코팅한 후, 이어서 마스크 기판 배면에 대한 사전 현상 공정을 진행하여 포토레지스트를 패터닝 하여 형성하는 것이 바람직하다. 상기 스판 코팅에 의한 포토레지스트의 도포는 이후 패터닝 공정에 의하여 형성된 제2 차광막 패턴이 균일한 두께로 형성되는 것의 기술적 바탕이 된다.

이하, 본 발명의 실시예들을 첨부한 도면들을 참조하여 상세히 설명한다. 그러나, 본 발명의 실시예들은 여러 가지 다른 형태로 변형될 수 있으며, 본 발명의 범위가 아래에서 상술하는 실시예들에 한정되는 것으로 해석되어져서는 안된다. 미하의 도면을 참조한 설명은 본 발명의 실시예들은 본 발명과 관련한 산업 기술분야에서 평균적인 지식을 가진 자에게 본 발명을 보다 완전하게 설명하기 위하여 제공되며지는 것이다. 도면상에서 총이나 영역들의 두께는 명세서의 명확성을 위하여 과장되어진 것이다. 도면상에서 등일한 부호는 동일한 요소를 지칭한다. 또한 어떤 총이 다른 총 또는 기판의 상부에 있다라고 기재된 경우, 한 부호는 동일한 요소를 지칭한다. 또한 어떤 총이 다른 총 또는 기판의 상부에 직접 존재할 수도 있고, 그 사이에 제3의 총이 개재되어질 수도 있다.

첨부도면 도 4 내지 도 7은 본 발명에 따른 투과율 조절 마스크를 제조하는 방법을 설명하기 위한 단면도들이다.

도 4를 참조하면, 마스크 기판(40) 상에 차광률질층(42)을 형성한다. 이때, 제1 차광률질층(42)은 대표적인 차광률질인 크롬을 이용하여 스퍼터링 방법으로 증착 형성한다.

도 5를 참조하면, 상기 제1 차광률질층(도 4의 42) 상에 포토레지스트를 도포한 후, 투과율 조절이 필요하지 않은 영역(W3)과 투과율 조절이 필요한 영역(W4)을 한정하기 위하여 소정의 광원, 예컨대 전자빔(E-beam)을 이용하여 노광한 후, 현상하여 포토레지스트 패턴(44)을 형성한다. 이어서, 포토레지스트 패턴(44)을 식각 마스크로 이용하여 제1 차광률질층(도 4의 42)을 패터닝하여 투과율 조절이 필요하지 않은 영역(W3)과 투과율 조절이 필요한 영역(W4)의 마스크 기판(40)의 상부를 노출하는 제1 차광막 패턴(42a)을 형성한다.

도 6를 참조하면, 포토레지스트 패턴(도 5의 44)을 활산을 이용하여 리프팅(lifting) 방식으로 제거하여 제1 차광막 패턴(42a)을 노출시킨 후, 마스크 기판(40) 배면을 감싸는 포토레지스트층(40)을 스판 코팅(spin coating) 방식으로 도포한다. 이로써, 포토레지스트층(40)의 두께를 균일하게 형성할 수 있으며, 스판 속도를 조절하여 원하는 투과율 조절 정도에 따라 그 두께를 정확하게 조절할 수 있으며, 그 조절이 용이하다.

도 7을 참조하면, 투과율 조절이 필요한 영역(W4)의 마스크 기판(40) 배면에만 남도록 포토레지스트층(도

6의 40)을 패터닝하여 제2 차광막 패턴(46a)을 형성한다. 이로써, 흐름 노광 공정 시, 투과율 조절이 필요하지 아니한 영역(W3)의 마스크 기판을 통하여 패턴으로부터 조사된 광이 거의 100% 투과되며, 제2 차광막 패턴(46a)에 의하여 투과율 조절이 필요한 영역(W4)의 마스크 기판을 통과하는 광의 투과율이 조절된다.

이상, 첨부 도면을 참조하여 설명한 본 발명의 실시예들은 최적의 실시예들이다. 여기서 특정한 용어들이 사용되었으나, 이는 단지 본 발명을 상세하게 설명하기 위한 목적에서 사용된 것이지 의미 한정이나 특허 청구범위에 기재된 본 발명의 범위를 제한하기 위하여 사용한 것이 아니다.

설명의 표지

전술한 본 발명에 따른 투과율 조절 마스크의 제조 방법은 크롬을 이용한 제2 차광막 패턴을 형성하기 위한 증래의 방법에 비하여 투과율 조절이 가능한 포토마스크를 용이하게 형성할 수 있으며, 공정 첨부 내 볏에 부착되어 있던 불순물이 마스크 기판으로 침투하여 파티클이 발생되는 문제가 발생되지 않는다. 또한, 포토레지스트를 이용하여 제2 차광막 패턴을 형성하는 것은 공정 진행이 용이하며, 스픬 코팅 방법에 의하여 형성하므로써 그 두께의 조절이 용이하며, 그 두께를 균일하게 형성할 수 있는 장점이 있다.

(5) 청구의 범위

청구항 1. (a) 투과율 조절이 필요한 영역과 투과율 조절이 필요하지 않은 영역이 동일 마스크 기판 상에 형성되는데, 상기 두 영역의 마스크 기판을 노출하는 제1 차광막 패턴을 형성하는 단계; 및

(b) 상기 제1 차광막 패턴에 의하여 노출된 투과율 조절이 필요한 영역의 마스크 기판의 배면 상에만 잔존하는 양성 패턴의 제2 차광막 패턴을 형성하는 단계를 포함하는 것을 특징으로 하는 반도체 소자의 투과율 조절 마스크 제조 방법.

청구항 2. 제1항에 있어서,

상기 제1 차광막 패턴은 크롬으로 형성하는 것을 특징으로 하는 반도체 소자의 투과율 조절 마스크 제조 방법.

청구항 3. 제1항에 있어서,

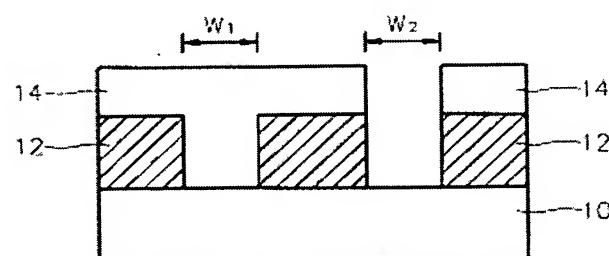
상기 제2 차광막 패턴은 포토레지스트로 형성하는 것을 특징으로 하는 반도체 소자의 투과율 조절 마스크 제조 방법.

청구항 4. 제3항에 있어서,

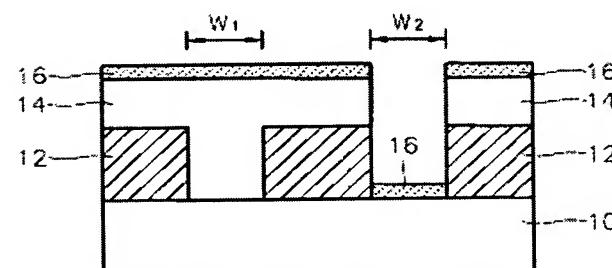
상기 포토레지스트로 이루어진 제2 차광막 패턴은 먼저 포토레지스트를 마스크 기판 배면에 스픬 코팅한 후, 미어서 마스크 기판 배면에 대한 사진 현상 공정을 진행하여 포토레지스트를 패터닝하여 형성하는 것을 특징으로 하는 반도체 소자의 투과율 조절 마스크 제조 방법.

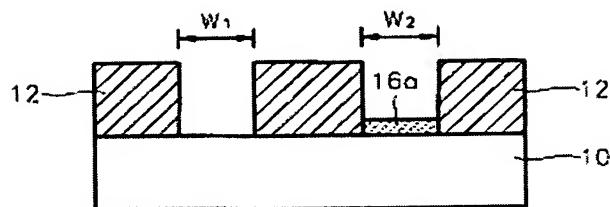
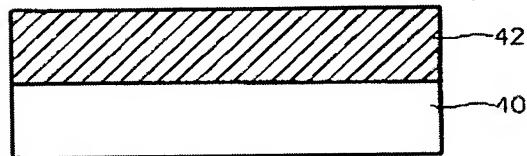
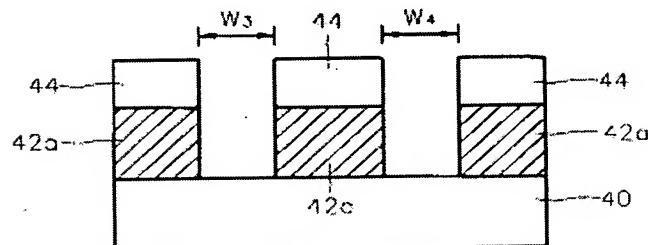
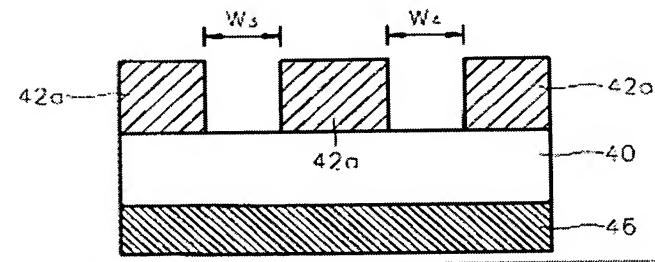
도면

도면1



도면2



도면 3**도면 4****도면 5****도면 6****도면 7**